

EXPERIÊNCIA Nº 01

FAMILIARIZAÇÃO COM PORTAS LÓGICAS E TEOREMA DE "DE MORGAN"

Fundação Universidade Federal de Rondônia
Núcleo de Ciência e Tecnologia
Departamento de Engenharia Elétrica - DEE
Disciplina de Sistemas Digitais

I. OBJETIVOS

- Apresentar os conceitos, símbolos e tabelas da verdade das principais portas lógicas;
- Mostrar o caráter universal das portas: NÃO-OU e NÃO-E;
- Discutir os conceitos de "fan-in", "fan-out" e o atraso nas saídas da porta;
- Familiarizar o aluno com o teorema de De Morgan.

II. INTRODUÇÃO

A. Circuitos Digitais

Os sistemas digitais são geralmente implementados por meio de circuitos eletrônicos. Nos sistemas eletrônicos binários, a informação é representada por meio de dois níveis distintos de tensão, por exemplo, 0 V e 5 V, os quais representam o valor lógico 0 e valor 1, respectivamente.

Como a diferença de tensão entre os dois níveis lógicos é grande, pequenas flutuações em torno desses valores de tensão não nos impedem de distinguir o nível baixo do nível alto. Num circuito complexo, como o de um computador, diversos fatores causam flutuações. Isso não normalmente um problema, a menos que as flutuações sejam grandes ao ponto de causarem dúvida a cerca do nível lógico (ex.: uma tensão de 5 V que flutuou para o valor de 1 V). Essa característica, denominada imunidade a ruído, é uma das maiores vantagens dos circuitos digitais sobre os analógicos.

B. Circuitos TTL

Existem diversos tipos de circuitos capazes de executar funções lógicas. Os circuitos integrados utilizados no laboratório pertencem a família TTL (*Transistor-Transistor Logic*).

Os circuitos TTL são alimentados com uma tensão de 5 volts, e os níveis lógicos são definidos conforme mostrado na figura 1. Observe a diferença entre os níveis de entrada e saída. O fabricante garante que a saída de um circuito TTL estará entre 0 e 0,4 volts quando no nível lógico 0. Por outro lado, ele garante também que um valor de entrada entre 0 e 0,8 volts será interpretado como um nível lógico 0. Consequentemente, há um intervalo de 400 mV de margem de ruído para o nível lógico 0. Isso significa que um ruído de até 400 mV pode ser adicionado à saída de um circuito sem perturbar o funcionamento dos circuitos ligados àquela saída. O mesmo observa-se para o nível lógico 1.

Na lógica TTL, uma entrada em aberto (não conectada) é tipicamente interpretada como um nível lógico 1.

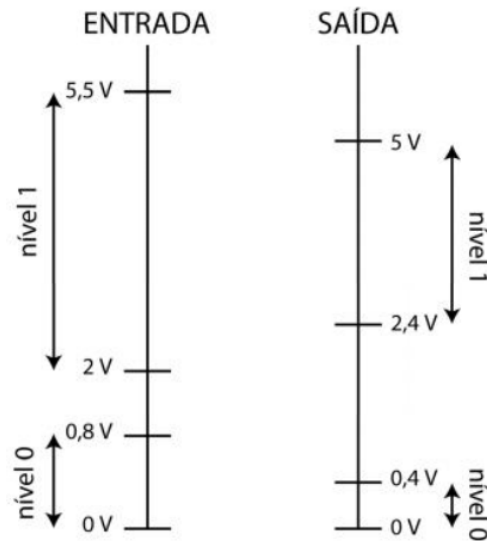


Figura 1. Tensões de Entrada e Saída da Família TTL.

C. Chaves de 1 e 2 Posições

A chave de 1 posição é o botão indicado pela letra P. Destina-se à aplicação manual de pulsos no sistema. A saída é normalmente 0 (terra), mas quando o botão é pressionado a saída é 1 (5 V).

As chaves de 2 posições são indicadas pelas letras A e X. Destinam-se à aplicação de valores lógicos de entrada. Com a chave para baixo, a saída é 0, com ela para cima, a saída é 1.

Essas portas contam com um circuito destinado a eliminar o ruído de comutação ("bouncing"). Quando a chave mecânica fecha, o contato não se estabiliza imediatamente. Pode haver comutações microscópicas durante um intervalo de 10 a 50 ms, produzindo vários pulsos em forma de ruído. Esse tipo de trepidação pode ser especialmente problemático em circuitos sequenciais, no qual há realimentação. Apesar da presença desse circuito, é comum observarmos alguma trepidação na saída das chaves.

D. Diodos Foto-Emissor

Os diodos foto-emissor (*Light-Emitting Diode, ou LED*) servem para indicar o nível lógico de um dado ponto num circuito. Se a entrada estiver no nível lógico 1, o diodo acenderá. O diodo apagará se o nível lógico for 0. Se o

diodo estiver desconectado, ele acenderá, pois a entrada em aberto é interpretada como nível lógico 1. Note que o LED é um diodo, e não uma lâmpada! Lâmpadas são dispositivos resistivos, enquanto lâmpada são dispositivos semi-condutores, com princípios de funcionamento bem diferentes.

E. Portas Lógicas "OU", "E" e "INVERSORA"

Circuitos destinados a executar operações lógicas são denominados portas. As três operações lógicas básicas são E, OU e INVERSORA (ou NÃO), definidas conforme as tabelas 1, 2 e 3. Essas tabelas são chamadas de tabelas verdade.

Tabela 1 - Operação E

A	B	S = A · B
0	0	0
0	1	0
1	0	0
1	1	1

Tabela 2 - Operação OU

A	B	S = A + B
0	0	0
0	1	1
1	0	1
1	1	1

Tabela 3 - Operação NÃO

A	S = \bar{A}
0	1
1	0

Figura 2. Tabelas Verdade das Portas Lógicas E, OU e NÃO.

As tabelas acima mostram também as notações algébricas correspondentes. A expressão $A \cdot B$ lê-se "A e B"; $A + B$ lê-se "A ou B"; e \bar{A} lê-se "não A" ou "A barrado". É comum omitir-se o ponto na notação da operação E, isto é, $S = AB$.

As portas que realizam estas operações são respectivamente as portas E, OU e INVERSORA. Os símbolos usados em esquemas estão representados na figura seguinte.

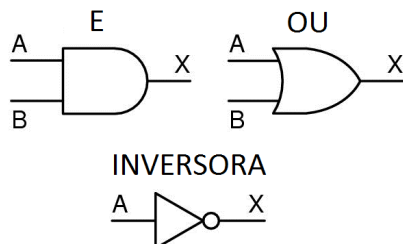


Figura 3. Representação das Portas Lógicas E, OU e NÃO.

As portas são implementadas com circuitos integrados (CIs). Cada CI contém em geral mais de uma porta. Os CIs números 74LS04, 74LS08, 74LS32 e 74LS86 por exemplo, são da família TTL e tem 14 pinos. Dois deles destinam-se à alimentação, e os demais dão acesso a 4 portas E de 2 entradas, que podem ser usadas independentemente.

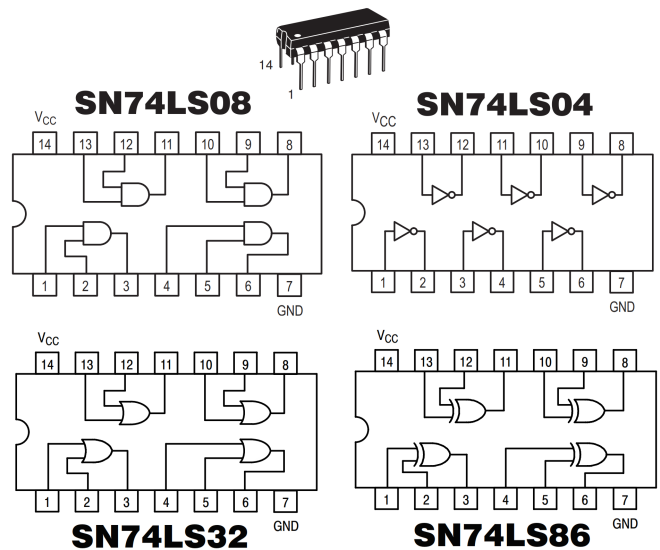
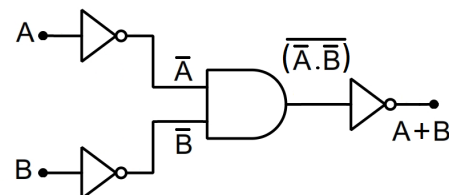


Figura 4. Identificação dos Terminais dos CIs: 74LS04, 74LS08, 74LS32 e 74LS86

As portas são interconectadas para executar as mais diversas operações lógicas. A figura seguinte e a tabela mostram como a operação OU pode ser implementada apenas com portas E e INVERSORA.



Comprovação da Lógica Invertida

A	B	\bar{A}	\bar{B}	$\bar{A} \cdot \bar{B}$	$\overline{(\bar{A} \cdot \bar{B})}$	A+B
0	0	1	1	1	0	0
0	1	1	0	0	1	1
1	0	0	1	0	1	1
1	1	0	0	0	1	1

Figura 5. Porta OU, feita apenas com portas E e INVERSORA

Similarmente, a operação E também pode ser implementada apenas com portas OU e INVERSORA. É possível demonstrar que qualquer operação lógica pode ser realizada apenas com portas E e INVERSORA, ou apenas com OU e INVERSORA. Conjuntos de portas com estas propriedades de "autossuficiência" são ditas universais.

F. Portas Lógicas "NÃO-E" e "NÃO-OU"

Uma porta NÃO-E é equivalente a uma porta E seguida de uma porta INVERSORA, como mostra a figura a seguir. Logo a tabela verdade de uma porta NÃO-E é a tabela verdade da porta E com saída invertida. De maneira análoga, uma porta NÃO-OU é equivalente a uma porta OU seguida de uma porta INVERSORA.

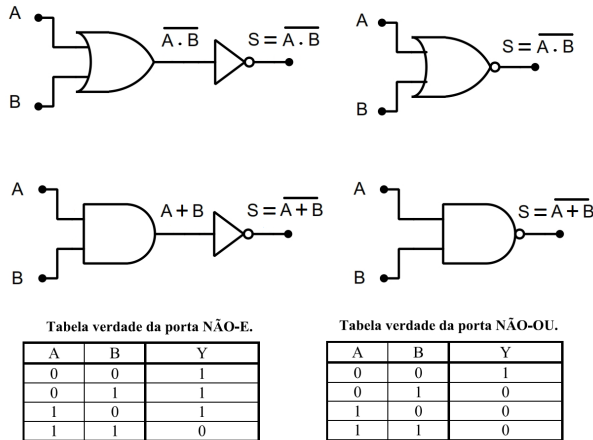


Figura 6. Porta NÃO-E, NÃO-OU e suas tabelas verdade

As portas NÃO-E e NÃO-OU são universais, pois podemos implementar qualquer função booleana usando apenas um desses dois tipos de portas.

G. Portas Lógicas "OU-EXCLUSIVO"

A porta OU-EXCLUSIVO de duas entradas compara dois bits e a saída será 1 se, e somente se, eles forem diferentes. Uma porta OU-EXCLUSIVO de várias entradas terá a saída igual a q se tiver um número ímpar de níveis lógicos 1 na entrada.

A porta NÃO-OU-EXCLUSIVO compara dois bits binários e a saída será 1 se, e somente se, eles forem iguais. No caso de várias entradas a saída só será 1 se houver um número par de níveis lógicos 1 na entrada.

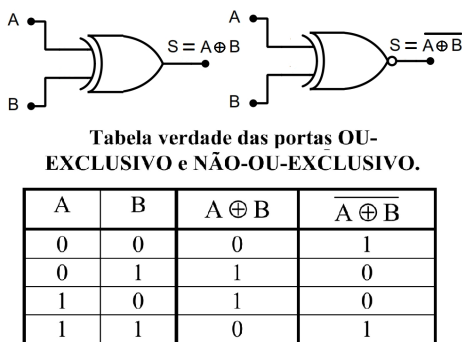


Figura 7. Porta OU-EXCLUSIVO e NÃO-OU-EXCLUSIVO e suas tabelas verdade

As portas OU-EXCLUSIVO e NÃO-OU-EXCLUSIVO são muito utilizadas para comparar palavras em tomada de deci-

sões. O emprego do bit de paridade para detecção de erros é um exemplo típico de sua aplicação.

A expressão booleana de saída de uma porta OU-EXCLUSIVO de entradas A e B é $\overline{A}B + A\overline{B}$. O símbolo utilizado para representar esta função é $A \oplus B$. Analogamente a expressão booleana para a saída de uma porta NÃO-OU-EXCLUSIVO de entradas A e B é:

$$\overline{\overline{A}B + A\overline{B}} = \overline{A}B + \overline{A\overline{B}} = \overline{A} \oplus \overline{B} \quad (1)$$

H. Teorema de De Morgan

Dois teoremas muito úteis na implementação de circuitos lógicos são os teoremas de De Morgan.

- i) $\overline{A + B} = \overline{A} \cdot \overline{B}$
- ii) $\overline{A \cdot B} = \overline{A} + \overline{B}$

Eles são demonstrados utilizando-se axiomas e outros teoremas da álgebra de Boole. Uma regra prática para memorizar estas relações diz: "se a barra de inversão entre duas variáveis for quebrada, a operação (· ou +) entre elas deve ser intercambiada". Eles mostram ainda a equivalência das portas indicadas na figura a seguir.

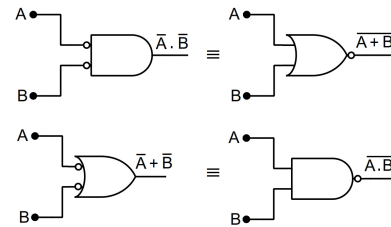


Figura 8. Teorema de De Morgan

I. Características Físicas das Portas Lógicas

1) **Atraso:** A interpretação puramente lógica dos circuitos digitais é conveniente por sua simplicidade. Entretanto, não devemos nos esquecer da natureza física das portas representadas pelos símbolos lógicos. Uma consideração importante é o atraso de propagação das portas, isto é, o tempo necessário para que sua saída mude, depois que uma entrada mudou. Quando diversas portas são ligadas em cascata, o atraso total de propagação é igual à soma dos atrasos em cada porta. Assim, os atrasos de propagação limitam a velocidade de operação de qualquer sistema digital. Na família TTL, as portas têm um atraso típico na ordem de 10 ns.

Desse modo, a porta OU da figura 2 e os circuitos equivalentes das figuras 4 e 9 são idênticos do ponto de vista lógico, mas têm atrasos de propagação diferentes: cerca de 10 ns, 30 ns e 20 ns, respectivamente.

Os atrasos de propagação estabelecem um limite superior para a velocidade de operação de qualquer sistema digital.

2) **Fatores de Carga:** Com a finalidade de facilitar os projetos usando dispositivos TTL, os parâmetros de carga para a entrada e saída de todas as famílias lógicas foram normalizados para os valores abaixo descritos. Esses valores refletem as condições de pior caso à temperatura ambiente e no intervalo de variação V_{cc} tolerado. Assim, para a série TTL 74XX, tem-se:

- 1 Unidade de carga TTL = $40 \mu\text{A}$, no nível lógico 1
- 1 Unidade de carga TTL = $1,6 \mu\text{A}$, no nível lógico 0

Em outras palavras, uma porta 74XX que requeira uma corrente máxima de $I_{IL} = 1,6 \text{ mA}$ para o nível lógico 0 e uma corrente de entrada máxima de $I_{IH} = 40 \mu\text{A}$ para o nível lógico 1 é especificada como tendo "fator de carga" unitário, isto é, possui um "fan-in" de 1. Por outro lado a saída de uma porta 74XX absorverá 16 mA no nível lógico 0 e fornecerá $800 \mu\text{A}$ no nível lógico 1. Portanto ela tem a "capacidade de acionar" 10 portas no nível lógico 0 (pois $16 \text{ mA}/1,6 \text{ mA} = 10$), isto é, possui um "fan-out" de 10 para o nível 0. Da mesma forma, o "fan-out" para o nível lógico 1 é $800 \mu\text{A}/40 \mu\text{A} = 20$. Considera-se o pior caso e diz-se que o "fan-out" da porta 74XX é 10. Se em um determinado circuito houver necessidade de acionar mais que 10 entradas, podemos usar portas especiais como "buffer" para aumentar a capacidade.

III. MATERIAIS UTILIZADOS

- 01 Gerador de Tensão DC *Instrutherm FA - 3030*;
- 01 Multímetro Digital *ICEL MD - 6601*;
- 03 Resistor de 220Ω ;
- 04 Resistor de 510Ω ;
- 01 CI 74LS04 - Porta Lógica INVERSORA;
- 01 CI 74LS08 - Porta Lógica E;
- 01 CI 74LS32 - Porta Lógica OU;
- 01 CI 74LS86 - Porta Lógica OU-EXCLUSIVO;
- 01 Protoboard;
- 04 Botões Tátil.

IV. EXPERIMENTO

A. Primeira Parte: Porta "OU" com Portas "E" e "INVERSORA"

Implemente uma porta "OU" utilizando apenas portas "E" e "INVERSORA", montando a seguinte configuração no protoboard.

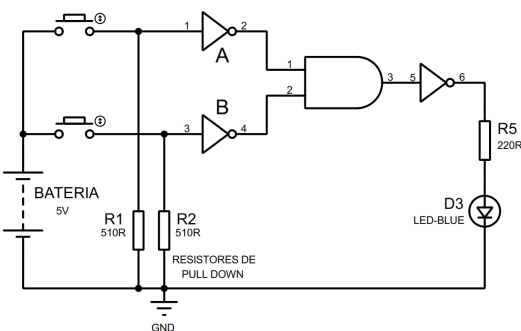


Figura 9. Configuração 1.

Verifique seu funcionamento e preencha a tabela:

A	B	S

Figura 10. Tabela Verdade da Porta Lógica "OU".

B. Segunda Parte: Porta "E" com Portas "OU" e "INVERSORA"

Utilizando o Teorema de De Morgan, agora implemente a porta lógica "E" usando apenas portas lógicas "OU" e "INVERSORA". Implemente no protoboard o esquema abaixo:

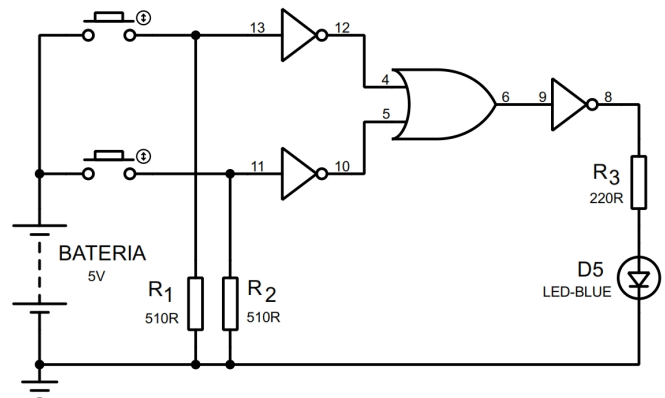


Figura 11. Configuração 2.

Verifique seu funcionamento e preencha a tabela a baixo:

A	B	S

Figura 12. Tabela Verdade da Porta Lógica "E"

C. Terceira Parte: Portas "NÃO-E" de 3 entradas utilizando apenas portas "NÃO-E" de 2 entradas

Implemente o circuito da figura a seguir no protoboard utilizando os CI 74LS08 e CI 74LS04, verifique e identifique corretamente os pinos dos CIs, alimente os terminais com 5 V da fonte, também calcule os valores dos resistores de "pull-down", afim de que não haja sinal aleatório na entrada das portas lógicas. Verifique também funcionamento dos botões tácteis e os resistores dos LEDs.

Verifique o funcionamento e preenche a tabela a seguir:

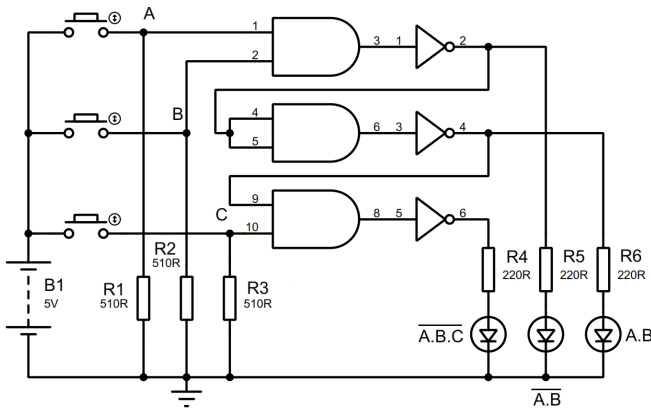


Figura 13. Configuração 3.

Entradas			Saídas		
A	B	C	$\overline{A \cdot B}$	$A \cdot B$	$\overline{A \cdot B \cdot C}$
0	0	0			
0	0	1			
0	1	0			
0	1	1			
1	0	0			
1	0	1			
1	1	0			
1	1	1			

Figura 14. Tabela Verdade da Porta Lógica "NÃO-E" de 3 entradas.

D. Quarta Parte: Portas "OU-EXCLUSIVO" utilizando apenas portas "NÃO-E"

Implemente o circuito da figura a seguir no protoboard utilizando o CI 74LS08 e o CI 74LS04, verifique e identifique corretamente os pinos dos CIs, alimente os terminais com 5 V da fonte, também calcule os valores dos resistores de "pull-down", afim de que não haja sinal aleatório na entrada das portas lógicas. Verifique também funcionamento dos botões tácteis e os resistores dos LEDs.

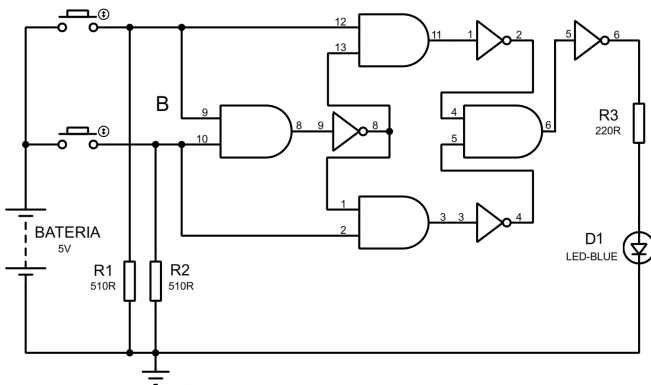


Figura 15. Configuração 4.

Verifique o funcionamento e preenche a tabela a seguir:

Entradas		Saída
A	B	$\overline{A \cdot B} + A \cdot \overline{B}$
0	0	
0	1	
1	0	
1	1	

Figura 16. Tabela Verdade da Porta Lógica "OU-EXCLUSIVO"

E. Quinta Parte: Portas "OU-EXCLUSIVO" de 4 entradas utilizando apenas portas "OU-EXCLUSIVO" de 2 entradas

Implemente o circuito da figura a seguir no protoboard utilizando o CI 74LS86.

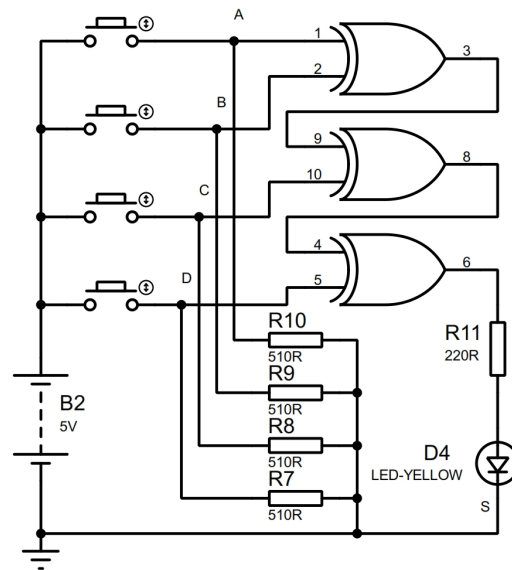


Figura 17. Configuração 5.

Verifique o funcionamento e preenche a tabela a seguir:

A	B	C	D	$A \oplus B \oplus C \oplus D$
0	0	0	0	
0	0	0	1	
0	0	1	0	
0	0	1	1	
0	1	0	0	
0	1	0	1	
0	1	1	0	
0	1	1	1	
1	0	0	0	
1	0	0	1	
1	0	1	0	
1	0	1	1	
1	1	0	0	
1	1	0	1	
1	1	1	0	
1	1	1	1	

Figura 18. Tabela Verdade da Porta Lógica "OU-EXCLUSIVO" de 4 Entradas

